

**SUBSTRATE FOR SEMICONDUCTOR DEVICE**

**Patent number:** JP6013494  
**Publication date:** 1994-01-21  
**Inventor:** OSADA MITSUO; AMANO YOSHINARI; OGASA NOBUO;  
OTSUKA AKIRA  
**Applicant:** SUMITOMO ELECTRIC INDUSTRIES  
**Classification:**  
- **International:** H01L23/14; H01L23/373  
- **European:**  
**Application number:** JP19920325582 19921204  
**Priority number(s):** JP19920325582 19921204

**Abstract of JP6013494**

**PURPOSE:** To provide a substrate for a semiconductor device capable of efficiently radiating heat from a semiconductor element mounted and having a thermal expansion coefficient similar to that of Al<sub>2</sub>O<sub>3</sub>-based outer ceramic container material. **CONSTITUTION:** This is a substrate for mounting semiconductor elements which has 5 to 22wt.% of copper fully injected to a cavity by infiltration method in a porous sintered body made of strong, dense tungsten framework or 10 to 25wt.% of copper fully injected to a cavity in a molybdenum sintered body; and its thermal expansion coefficient is matched to that of alumina-based outer ceramic container material, and the density ratio of the sintered body after infiltration is made equal to almost 100%.

---

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平7-105464

(24) (44) 公告日 平成7年(1995)11月13日

(51) Int.Cl.<sup>9</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 23/14

23/373

H 0 1 L 23/ 14

M

23/ 36

M

発明の数 1 (全 7 頁)

(21) 出願番号 特願平4-325582  
(62) 分割の表示 特願昭57-131026の分割  
(22) 出願日 昭和57年(1982) 7 月26日

(65) 公開番号 特開平6-13494  
(43) 公開日 平成6年(1994) 1 月21日

(71) 出願人 000002130  
住友電気工業株式会社  
大阪府大阪市中央区北浜四丁目 5 番33号  
(72) 発明者 長田 光生  
兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友  
電気工業株式会社 伊丹製作所内  
(72) 発明者 天野 良成  
兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友  
電気工業株式会社 伊丹製作所内  
(72) 発明者 小笠 伸夫  
兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友  
電気工業株式会社 伊丹製作所内  
(74) 代理人 弁理士 小松 秀岳 (外 2 名)

審査官 土屋 知久

最終頁に続く

(54) 【発明の名称】 半導体素子搭載用半導体装置

1

【特許請求の範囲】

【請求項 1】 タングステンまたはモリブデンの多孔質焼結体の空孔部に溶浸法により、銅を 10～20 重量% 含有させて、その熱膨張係数を  $Al_2O_3$ 、外囲器材のそれに合致させた放熱基板に、該  $Al_2O_3$ 、外囲器材を接合したことを特徴とする半導体素子搭載用半導体装置。

【請求項 2】 20 重量%以下の鉄族元素を添加した請求項 1 記載の半導体素子搭載用半導体装置。

【請求項 3】 半導体素子が Si または GaAs であることを特徴とする請求項 1 又は 2 記載の半導体素子搭載用半導体装置。 10

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は集積回路装置等の半導体素子搭載用半導体装置に関するもので、搭載した半導

2

体素子より発生する熱を効率よく放熱しうるとともに、接合した  $Al_2O_3$ 、の外囲器材と放熱基板との熱膨張係数が近似しているという性質も具備する優れた半導体素子搭載用半導体装置を提供するものである。

【0002】

【従来の技術】 半導体素子搭載用の基板材料としては、従来から半導体素子との熱膨張係数が近似していることを重視したものとしてコパール (29%Ni-17%Co-Fe)、42アロイ (42%Ni-Fe) などの Ni 合金やアルミナ、フォスフェライトなどのセラミック材料が用いられており、特に高熱放散性を要求される場合には、各種 Cu 合金が用いられてきている。

【0003】 しかしながら、近年における半導体技術の目覚ましい発展は、半導体素子の大型化や発熱量の増加を推進し、熱膨張係数と熱放散性の両特性を共に満足す

る基板材料の必要性がますます増大しつつある。

【0004】こうした状態の中で、上述の両特性を満足する材料としてタングステン(W)、モリブデン(Mo)やベリリヤ(BeO)が提供されてきた。

【0005】

【発明が解決しようとする課題】しかしながら、後者は公害の問題から事実上使用不可能であり、また前者は熱膨張係数が半導体素子とはよく合致するものの、外圍器材料としてしばしば用いられるアルミナの熱膨張係数との差が大きいこと、また半導体素子として最近その使用量が増加しつつあるGaAsとは熱膨張係数の差が大きいこと、更にはこのタングステンやモリブデンは熱放射性的の面ではベリリアより劣り、パッケージ設計上の制約が大きい等の問題点がある。

【0006】さらにAl<sub>2</sub>O<sub>3</sub>を外圍器材料として使用した場合、ピングリッドアレイ型パッケージのように当該外圍器材の方が半導体素子よりも大型になるのが通例であり、基板材の熱膨張係数は半導体素子よりもむしろ外圍器材であるAl<sub>2</sub>O<sub>3</sub>に可能な限り近づける必要がある。すなわち、外圍器材のAl<sub>2</sub>O<sub>3</sub>と基板との熱膨張差が比較的小さい場合でも熱応力によって基板が弾性変形してソリが生じ、一方、同差がかなり大きくなれば接合界面又は基板にクラックが生じるという障害があるからである。ソリが生じると半導体素子の搭載ができず、クラックが生じると気密性が損なわれ、界面での接合強度が保証されないため、歩留りが低下するという問題があった。したがって、外圍器材のAl<sub>2</sub>O<sub>3</sub>の形状、大きさによってもフレキシブルに対応できる基板材が望まれてきた。

【0007】又、気密性を維持するため基板材に望まれることは、上記搭載各部材との熱膨張係数の整合も必要であるが、さらに基板材の加工表面に空孔を存在させないことである。

【0008】以上述べてきたように高集積化が進められつつあるIC用パッケージに不可欠な課題に適応できる半導体搭載用放熱基板材料が望まれている。

【0009】

【課題を解決するための手段】本発明者らは上記したような従来の半導体素子搭載用基板材料の欠点を解消して熱膨張係数を主としてAl<sub>2</sub>O<sub>3</sub>、外圍器材並びにその形態に適合させると共に、熱伝導性の良好でかつ空孔量を極力抑えた基板材料を得るべく検討の結果、この発明に至ったものである。

【0010】即ち、この発明の半導体素子搭載用半導体装置は、その基板の熱膨張係数が主としてパッケージの外圍器材のAl<sub>2</sub>O<sub>3</sub>に近似し、かつ搭載する半導体素子のそれにも近い値を示し、熱伝導性にすぐれたものであって、タングステンまたはモリブデンの多孔質焼結体の空孔部に溶浸法により、銅を10~20重量%含有させて、その熱膨張係数をAl<sub>2</sub>O<sub>3</sub>、外圍器材のそれに合

致させた放熱基板に、該Al<sub>2</sub>O<sub>3</sub>、外圍器材を接合したことを特徴とするものである。

【0011】

【作用】このような装置において、電気的な絶縁性が必要な時には、セラミックまたは有機絶縁体からなる薄層コーティングを基板の表面に施すことにより、従来セラミックスが用いられていた用途にも使用することも可能である。

【0012】この発明の半導体装置に用いられる放熱基板は以下の方法で作られる。

【0013】WまたはMoの金属粉末をまずプレス成形し、非酸化性雰囲気下で焼結して多孔質の焼結体を得、次にこの多孔質の焼結体に溶融したCuを浸透させて焼結体骨格の隙間に充填させることによってこの発明における半導体装置用基板材料は得られる。

【0014】この発明において、WまたはMoの多孔質焼結体にCuを溶浸するのは、焼結体内に空孔があると空孔がそのまま残留し、加工後のメッキ密着性に障害をきたすとともに、基板に搭載される半導体素子および外圍器材料との接合界面に欠陥が生じることによって、パッケージの気密性が保たれないからである。

【0015】又、Cu量を10~20wt%とするのは、その熱膨張係数を主として外圍器材のAl<sub>2</sub>O<sub>3</sub>の熱膨張係数に近似させるとともに、半導体素子等の他の部材とも可能な限り近づけることによって、これら部材との熱膨張の不整合に起因する応力の影響をできるだけ小さくし、かつ焼結体の熱伝導性を改善するためであり、この範囲でパッケージの形状、大きさに応じて適宜Cuの含有量をコントロールすればよい。

【0016】この点についてももう少し詳しく説明する。

【0017】一般に放熱基板は他部品(Fe-Ni-C合金等の金具、メタライズを施したアルミナ等の絶縁基板等)とロウ付け(通常Ag-Cu共晶ロウ材等を用い800~900℃にて接合)又は半田付け(200~450℃にて接合)等の方法にて接合される場合が多い。この場合Cu-W、Cu-Mo材は表面にW又はMoが存在するためロウ材や半田材との濡れ性が悪く、通常ニッケルメッキを施した後接合され、また接合後の耐食性を確保する目的で、ニッケルを下地として金メッキが施される。このとき、基板材に残留空孔が存在することによって、基板表面に空孔が露呈すると、ここからメッキ液が浸透し、その後の熱処理工程で発生する変色や、メッキ層の膨れ及び剥離、しみ出し液による変色・腐食の原因となる。また、これらの基板を半導体に収納するパッケージの部材として使用する場合、パッケージの気密性維持のため基板自体に気密性が要求され、基板に空孔が存在すると気密性の維持が困難となる。特にパッケージの主要部を占めている外圍器材料であるAl<sub>2</sub>O<sub>3</sub>との接合界面では重要である。

【0018】上記のような目的にかなうこの発明におけ

る基板を得るには、緻密で強固なWまたはMoの骨格（多孔質の焼結体）を所望する空孔率に応じて原料および型押条件並びに焼結条件のコントロールを行うことによって形成し、この空隙に隙間なくCuを充填する必要がある、このような観点から粉末冶金の中でもCu溶浸法の採用が好ましい。Cu溶湯に浸漬する溶浸法では、Cu、W、Moの融点の違いおよび比重差により均質な特性を有する合金の製造が困難であり、一方、Cu粉、WまたはMo粉を混合して作る通常の粉末冶金法でも、成分間の比重の相違による成分偏析や、粉末粒子間の隙間（空孔）の残留は避け難く目的とする特性の確保が難しい。又、これらの方法によるとその不均一性および空孔の存在によって前述の気密性に大きな支障をきたすだけでなく、熱伝導率・熱膨張係数の単品内、基板多数品間でのバラツキも大きくなると共に、それらの特性をCu量によって精密にコントロールすることも困難となる。

【0019】尚、この発明において、WやMoのより強固な骨格を作るために20重量%以下の鉄族元素の添加によってW、Moの焼結性が促進される。

【0020】以上述べたように、この発明の半導体装置は熱膨張係数を $Al_2O_3$ 、外囲器材に合せた精密な制御ができ、熱伝導性も良く、残留空孔が極めて抑えられているため、かつそのバラツキが少ないため、この基板を

用いることにより今後ますます増大する高密度かつ大型化の半導体装置用途に高い信頼性でもって対処しうるものであり、又、Si素子に加えて実用化が進みつつあるGaAs素子搭載用として、さらに本装置の熱膨張係数の範囲内で近似しうる $Al_2O_3$ 以外の搭載部材との組合せも可能となるものである。

【0021】

【実施例】以下、この発明を実施例により詳細に説明する。

#### 10 【0022】実施例1

タングステンおよびタングステン-0.5%ニッケルの混合粉末を $100 \times 100 \times 5$  mmの大きさに型押しした後、 $1000 \sim 1400^\circ C$ で $H_2$ ガス雰囲気下にて焼結し、1~50%の気孔率を有する中間焼結体を得た。この中間焼結体に $H_2$ ガス雰囲気下にて $1200^\circ C$ で銅を溶浸させて銅含有量が1~40重量%のCu-W合金を作製した。

20 【0023】かくして得られたCu-W合金について熱膨張係数および熱伝導率を測定したところ表1の結果を得た。

【0024】尚、表1には $Al_2O_3$ 、Si、GaAsなどの熱膨張係数をも示した。

【0025】

【表1】

合金組成 (重量%)	熱膨張係数 ( $\times 10^{-6}/^{\circ}\text{C}$ )	熱伝導率 ( $\text{cal}/\text{cm}\cdot\text{sec}\cdot^{\circ}\text{C}$ )
1Cu-99W	4.7	0.40
2Cu-98W	4.9	0.42
5Cu-95W	5.2	0.45
10Cu-90W	7.0	0.50
15Cu-85W	7.9	0.54
20Cu-80W	8.3	0.58
25Cu-75W	9.0	0.62
30Cu-70W	9.7	0.65
35Cu-65W	11.0	0.69
40Cu-60W	11.8	0.73
10Cu-89.5W-0.5Ni	6.9	0.49
20Cu-79.5W-0.5Ni	8.2	0.57
Al <sub>2</sub> O <sub>3</sub>	7.2	
Si	4.0	
GaAs	6.7	

【0026】上表のうちCuを10～20重量%含有するCu-W合金焼結体をSiチップの搭載部の基板材料として用いたICパッケージでは、IC実装工程での外囲器材Al<sub>2</sub>O<sub>3</sub>との熱膨張の差が小さいために何ら熱歪を生じず、Siチップの搭載部については、固定時の温度が400℃前後と低く、動作時の昇温も高々250℃前後であり、小型であることもあって熱膨張に多少差があっても接合界面でのストレスが小さく障害が起こらなかった。その結果、デバイスとしては熱放散性が極めて良好であるために寿命が伸び、信頼性の高い優れたICを得ることができた。

【0027】さらに同じようにCu1～5重量%のCu量の少ないものおよびCu25重量%～40重量%のものについてIC実装を試みたところ、外囲器材Al<sub>2</sub>O<sub>3</sub>との熱膨張係数の差が大きいため、Cu量の少ない基板では基板のソリが生じてAl<sub>2</sub>O<sub>3</sub>外囲器材はつけら

れず一部にワレが発生した。Cu量の多い基板の場合にも基板にソリが生じて半導体ICチップの搭載部に隙間が生じ信頼性が低下した。

#### 【0028】実施例2

モリブデンおよびモリブデン-0.45%ニッケルの混合粉末を100×100×5mmの大きさに型押しした後、1000～1400℃でH<sub>2</sub>ガス雰囲気下にて焼結し、1～50%の気孔率を有する中間焼結体を得た。

【0029】この中間焼結体にH<sub>2</sub>ガス雰囲気下にて1200℃で銅を溶浸させて、銅含有量が1～50重量%のCu-Mo合金を作製した。

【0030】かくして得られたCu-Mo合金について熱膨張係数および熱伝導率を測定したところ表2の結果を得た。

#### 【0031】

【表2】

合金組成 (重量%)	熱膨張係数 ( $\times 10^{-6}/^{\circ}\text{C}$ )	熱伝導率 ( $\text{cal}/\text{cm}\cdot\text{sec}\cdot^{\circ}\text{C}$ )
1Cu-99Mo	5.3	0.35
2Cu-98Mo	5.5	0.36
5Cu-95Mo	5.9	0.38
10Cu-90Mo	6.5	0.41
15Cu-85Mo	7.1	0.44
20Cu-80Mo	7.9	0.48
25Cu-75Mo	8.4	0.50
30Cu-70Mo	9.1	0.54
35Cu-65Mo	19.7	0.57
40Cu-60Mo	10.3	0.60
50Cu-50Mo	11.5	0.66
10Cu-89.55Mo-0.45Ni	6.4	0.40
15Cu-84.58Mo-0.42Ni	7.0	0.42

【0032】上表のうちCuを10～20重量%含有するCu-Mo合金焼結体をSiチップの搭載部の基板材料として用いたICパッケージでは、IC実装工程での外囲器材Al<sub>2</sub>O<sub>3</sub>との熱膨張の歪が小さいために何ら熱歪を生じず、又、Siチップは小型であるため当該基板材との界面で熱歪が吸収される程度となり、デバイスとしては熱放散性が極めて良好であるために寿命が伸び、信頼性の高い優れた半導体装置を得ることができた。

【0033】さらに同じようにCu1～5重量%のCu量の少ないもの及びCu25重量%～50重量%のものについてIC実装を試みたところ、外囲器材Al<sub>2</sub>O<sub>3</sub>との熱膨張係数の差が大きいため、Cu量の多い基板では基板のソリが生じてAl<sub>2</sub>O<sub>3</sub>外囲器材はつけられず、一部にワレが発生した。Cu量の多い基板の場合に

も基板にソリが生じて半導体ICチップの搭載部に隙間が生じ信頼性が低下した。

【0034】実施例3

2～40重量%の範囲でCuを含有させたW-Cu合金を本発明の方法である溶浸法と比較して混合法の2通りの方法で作製した。

【0035】この合金の各々の断面を400倍の光学顕微鏡で確認したところ、溶浸法のはW骨格部、Cu部ともに空孔は確認されなかったが、混合法のものはW骨格部、Cu溶浸部ともに数μm以下の空孔が散在していた。

【0036】得られたW-Cu合金について熱伝導率を測定し表3の結果を得た。

【0037】

【表3】

Cu%	製法	熱伝導率 (cal/cm・sec・℃)	
		$\bar{X}$	R
約2	A	0.42	0.01
	B	0.41	0.02
5	A	0.45	0.01
	B	0.41	0.02
10	A	0.50	0.02
	B	0.42	0.04
15	A	0.54	0.02
	B	0.43	0.04
20	A	0.58	0.02
	B	0.45	0.04
25	A	0.62	0.03
	B	0.46	0.05
30	A	0.65	0.03
	B	0.48	0.06
35	A	0.69	0.03
	B	0.48	0.07
40	A	0.73	0.03
	B	0.48	0.08

A：溶浸法、B：混合法、 $\bar{X}$ ：平均値、R：バラツキ

【0038】表3より、溶浸法Aと混合法Bを比較した場合、同じCu含有量でありながら特にCu含有量の多い領域でその熱伝導率の値に大きな差があることが判る。つまり、溶浸法に比べ混合法は同一Cu含有量で比較した時、熱伝導率は小さく目になることが判る。又、各数値のバラツキの程度も、混合法の方が溶浸法に比べ倍以上大きいことも判った。

【0039】これらの結果は、混合法の場合、Cu及びW粉末の粉末粒子間隙及び個々の粉末粒子間隙が成型、焼結の過程で消滅することなく空孔として残留するためと思われる。本発明の溶浸法の場合、W原料の粒度、型押体密度、焼結温度の組合せを適切にコントロールすることによって残留空孔がなく、又、Wの骨格中に溶融したCuが浸透（一種の毛細管現象）していくた

め、空隙は完全にCuにより充填され、しかもWの骨格は維持されるため、理論値（複合則にあてはまる）に近い熱伝導率の挙動を示すと考えられる。

#### 【0040】実施例4

(1) 実施例3のA、B両方法にて製作した90%W-10%Cuの合金について全表面を切削加工した後ニッケルメッキ（電解ワット浴、膜厚1μm）を施した。しかる後、800℃の水素中で加熱し、表面に発生した膨れを観察した。その結果を表4に示した。尚、テストサンプルはサイズ25mm×25mm×1mm5ヶを使用した。

#### 【0041】

#### 【表4】

製法 \ サンプル	結 果 (最大膨れの大きさ $\mu\text{m}$ )				
	No. 1	2	3	4	5
A	10 $\mu\text{m}$ (一辺) 以上の膨れなし				
B	73 × 76	75 × 70	110 × 64	55 × 50	65 × 45

【0042】(2) 気密性試験としてA、B両方法にて製作された25mm×10mm×2mmのニッケルメッキ後のサンプルを5気圧のヘリウムガス中に4時間保持した後に大気中に出し、これを真空容器に入れ真空引きし、ヘリウムの排出量を測定した。その結果を表5に示す。

【0043】この試験は試料の表面に空孔があってメッキ

10\*キ面にくぼみがあったり、又メッキの膨れ等のヘリウムガスをトラップする微小な凹部があると敏感に排出量に現われるもので、ヘリウム排出量が $10^{-9}\text{ atm. cc/sec}$ 以下であれば半導体装置用基板としての使用が可能である。

【0044】

【表5】

製法 \ サンプル	結 果 単位： $\times 10^{-9}\text{ atm. cc/sec.}$ ( ) は判定					
	No. 1	2	3	4	5	平均
A	2.8 (O)	4 (O)	3.3 (O)	3.5 (O)	2.9 (O)	3.3
B	14.1 (X)	9 (O)	15.2 (X)	17.1 (X)	8.8 (O)	13.0

【0045】本発明の溶浸法による基板はメッキでの膨れもなく、混合法のW-Cu合金に比べ、気密性ははるかに優れていることが確認された。これは溶浸法による基板材料中には殆ど空孔が存在しないためと思われる。

【0046】

【発明の効果】以上説明したように、この発明の半導体※

※素子搭載用半導体装置は、その熱膨張係数が基板と外囲器材料のアルミナとで近似した数値を示し、かつ熱伝導性、メッキ性、気密性に優れたものであるから、集積回路装置等の半導体産業分野における半導体素子の大型化や発熱量増加に十分対応し得るものである。

フロントページの続き

(72)発明者 大塚 昭

兵庫県伊丹市昆陽北一丁目1番1号 住友  
電気工業株式会社 伊丹製作所内

(56)参考文献 特開 昭50-62776(JP, A)  
米国特許2971251(US, A)